

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representation of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

## **IMAGES ARE BEST AVAILABLE COPY**

**As rescanning documents *will not* correct images, please do not report the images to the Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**

© EPODOC / EPO

PN - JP5037089 A 19930212  
PD - 1993-02-12  
PR - JP19910210163 19910725  
OPD - 1991-07-25  
TI - SEMICONDUCTOR LASER DEVICE  
IN - SHIGIHARA KIMIO, AOYANAGI TOSHITAKA  
PA - MITSUBISHI ELECTRIC CORP  
IC - H01L23/40 ; H01S3/18  
CT - JP3006875 A [ ]; JP2177583 A [ ]; JP3106089 A [ ];  
JP60211992 A [ ]; JP58052892 A [ ]; JP60074539 A [ ]  
FT - 5F036/AA01 ; 5F036/BB01 ; 5F036/BB21 ; 5F036/BC06 ;  
5F036/BE06  
- 5F073/CA05 ; 5F073/CB02 ; 5F073/CB10 ; 5F073/CB22 ;  
5F073/EA24 ; 5F073/FA11 ; 5F073/FA13 ; 5F073/FA15 ;  
5F073/FA22

© WPI / DERWENT

TI - Semiconductor laser device with long life and high speed output  
action - decreases thermo-resistance by making laser element  
substrate plate thickness less than or equal to 50 micron with  
heat sink NoAbstract  
PR - JP19910210163 19910725  
PN - JP5037089 A 19930212 DW199311 H01S3/18 013pp  
PA - (MITQ ) MITSUBISHI ELECTRIC CORP  
IC - H01L23/40 ; H01S3/18  
AB - J05037089  
- (Dwg.1/18)  
OPD - 1991-07-25  
AN - 1993-090466 [11]

© PAJ / JPO

PN - JP5037089 A 19930212  
PD - 1993-02-12  
AP - JP19910210163 19910725  
IN - SHIGIHARA KIMIO; others01  
PA - MITSUBISHI ELECTRIC CORP

**THIS PAGE BLANK (USPTO)**

- TI - SEMICONDUCTOR LASER DEVICE
- AB - PURPOSE: To realize high-output operation and long lifetime by decreasing the thermal resistance of a semiconductor laser device.
- CONSTITUTION: In a semiconductor laser device provided with heat sinks 100a, 100b on both electrode sides upper and lower to dissipate heat from the upper and lower electrode sides, the thickness of a semiconductor laser chip substrate 2a is 50μm or less. Heat dissipation of the semiconductor chip from the substrate side can be improved, which can reduce thermal resistance and realize high-output operation and long lifetime.
- I - H01S3/18 ;H01L23/40

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-37089

(43) 公開日 平成5年(1993)2月12日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 S 3/18		9170-4M		
H 0 1 L 23/40	Z	7220-4M		

審査請求 未請求 請求項の数4(全13頁)

(21) 出願番号 特願平3-210163

(22) 出願日 平成3年(1991)7月25日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 嶋原 君男

兵庫県伊丹市瑞原4丁目1番地 三菱電機

株式会社光・マイクロ波デバイス研究所内

(72) 発明者 青柳 利隆

兵庫県伊丹市瑞原4丁目1番地 三菱電機

株式会社光・マイクロ波デバイス研究所内

(74) 代理人 弁理士 早瀬 憲一

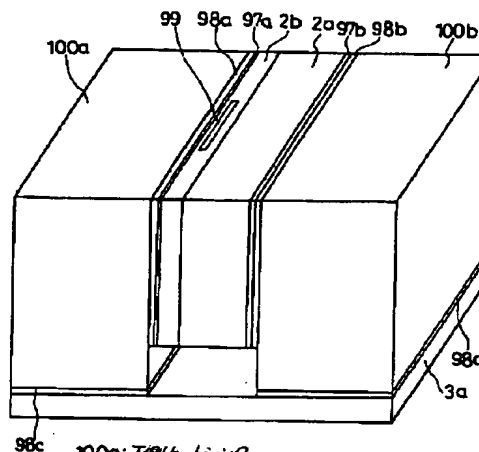
(54) 【発明の名称】 半導体レーザ装置

(57) 【要約】

【目的】 半導体レーザ装置の熱抵抗を下げて、高出力動作や長寿命を実現する。

【構成】 上下両電極側にヒートシンク100a, 100bを設け、上下両電極側より放熱をおこなう半導体レーザ装置において、半導体レーザ素子の基板2aの厚みを50μm以下とした。

【効果】 半導体レーザ素子の基板側からの放熱を向上でき、これにより熱抵抗を低減でき、高出力動作や長寿命が実現できる。



100a: 下側ヒートシンク

100b: 上側ヒートシンク

2a: 半導体レーザ素子の基板  
(厚さ1μm)

2b: 半導体レーザのエピタキシャル  
結晶成長層

99: 発熱が生じる領域

3a: 絶縁体セラミック

98a, 98b, 98c, 98d: 肉付材

97a, 97b: 電極メタル

1

## 【特許請求の範囲】

【請求項1】 半導体レーザ素子をp側及びn側の電極側から2つのヒートシンクで挟んだ半導体レーザ装置において、

前記半導体レーザ素子の基板の厚さが50 $\mu$ m以下であることを特徴とする半導体レーザ装置。

【請求項2】 半導体レーザ素子をp側及びn側の電極側から第1、第2の2つのヒートシンクで挟んだ半導体レーザ装置において、

前記半導体レーザ素子と前記第1のヒートシンクとの間あるいは前記半導体レーザ素子と前記第2のヒートシンクとの間あるいはこれら両方に、前記半導体レーザ素子の熱膨張係数と前記ヒートシンクの熱膨張係数の中間の熱膨張係数、又は前記半導体レーザ素子よりも小さい熱膨張係数を有する材料からなるサブマウントを挿入したことを特徴とする半導体レーザ装置。

【請求項3】 半導体レーザ素子をp側及びn側の電極側から第1、第2の2つのヒートシンクで挟み、かつ前記半導体レーザ素子と第1、第2のヒートシンクの間それぞれ第1、第2のサブマウントを挿入した半導体レーザ装置において、

前記半導体レーザ素子と前記第1のサブマウントとの間、前記半導体レーザ素子と前記第2のサブマウントとの間、前記第1のサブマウントと前記第1のヒートシンクとの間、あるいは前記第2のサブマウントと前記第2のヒートシンクとの間のいずれか一箇所、または複数箇所に、前記サブマウントよりも熱伝導率の大きい導体物質を挿入したことを特徴とする半導体レーザ装置。

【請求項4】 半導体レーザ素子をp側及びn側の電極側から第1、第2の2つのヒートシンクで挟み、かつ前記半導体レーザ素子と第1、第2のヒートシンクの間それぞれ第1、第2のサブマウントを挿入した半導体レーザ装置において、

前記第1のサブマウントと前記第1のヒートシンクとの間あるいは前記第2のサブマウントと前記第2のヒートシンクとの間あるいはこれら両方に、絶縁体サブマウントを挿入したことを特徴とする半導体レーザ装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は半導体レーザ装置に関する、特にその熱抵抗を低減し、高出力動作や長寿命を実現できる半導体レーザ装置に関するものである。

【0002】

【従来の技術】 図14は、例えばCLEO'89 FH5に示された従来の上下両側から熱を逃がす半導体レーザ装置を示す斜視図である。図において、51はダイヤモンドヒートシンク、52は半導体レーザのバー、53はシリコンヒートシンク、54は冷却水通路である。

【0003】 次に動作について説明する。半導体レーザのバー2で発生した熱は、前記半導体レーザバー2を上

2

下両側から挟んでいるダイヤモンドヒートシンク1に流れ、さらに、内部に水が流れる機構54を備えたシリコンヒートシンク53中へ流れる。ここで、この半導体レーザバー2は約100 $\mu$ mの基板厚を有している。

【0004】

【発明が解決しようとする課題】 従来の半導体レーザは、以上のように構成され、上下両側から熱が逃げる構造になっているが、基板厚が約100 $\mu$ mと厚いため、基板側から逃げる熱が少なく、全体として熱抵抗が低下しないという問題点があった。また、半導体レーザバーとダイヤモンドヒートシンクの熱膨張係数が異なるので、半導体レーザバー中に歪が生じ、長寿命が実現できないという問題があった。

【0005】 この発明は上記のような問題点を解消するためになされたもので、熱抵抗の小さい、上下両側から放熱する半導体レーザ装置を得ることを目的とする。また、この発明は、半導体レーザ中に生じる歪の小さい、上下両側から放熱する半導体レーザ装置を得ることを目的とする。また、この発明は、熱の流れる方向と電流の流れる方向を分離できる、上下両側から放熱する半導体レーザ装置を得ることを目的とする。

【0006】

【課題を解決するための手段】 この発明に係る半導体レーザ装置は、半導体レーザ素子をp側及びn側の電極側から2つのヒートシンクで挟んだ半導体レーザにおいて、半導体レーザ素子の基板の厚さを50 $\mu$ m以下としたものである。

【0007】 また、この発明に係る半導体レーザ装置は、半導体レーザ素子をp側及びn側の電極側から2つのヒートシンクで挟んだ半導体レーザにおいて、半導体レーザ素子と上記ヒートシンクとの一方あるいは両方の間に、半導体レーザ素子の熱膨張係数と上記ヒートシンクの熱膨張係数の中間の熱膨張係数、又は上記半導体レーザ素子より小さい熱膨張係数を有する材料からなるサブマウントを挿入したものである。

【0008】 また、この発明に係る半導体レーザ装置は、半導体レーザ素子をp側及びn側電極から2つのヒートシンクで挟み、かつ半導体レーザ素子とヒートシンクの間にサブマウントを挿入した半導体レーザ装置において、上記サブマウントと半導体レーザ素子との一方あるいは両方の間、あるいは上記サブマウントとヒートシンクとの一方あるいは両方の間に、上記サブマウントよりも熱伝導率の大きい導体物質を挿入したものである。

【0009】 また、この発明に係る半導体レーザ装置は、半導体レーザ素子をp側及びn側電極から2つのヒートシンクで挟み、かつ半導体レーザ素子とヒートシンクの間にサブマウントを挿入した半導体レーザ装置において、上記サブマウントとヒートシンクとの一方あるいは両方の間に、絶縁体サブマウントを挿入したものである。



【0010】

【作用】この発明においては、基板厚を50 $\mu$ m以下にしたから、基板側から流れ去る熱の量が増え、半導体レーザ素子の熱抵抗を下げるができる。また、この発明においては、半導体レーザ素子とヒートシンク材との間に半導体レーザ素子の熱膨張係数と上記ヒートシンクの熱膨張係数の中間の熱膨張係数、又は上記半導体レーザ素子より小さい熱膨張係数を有する材料からなるサブマウントを設けたから、サブマウントにより半導体レーザ素子にかかる応力が吸収され、半導体レーザ素子中に生じる歪みを低減できる。

【0011】また、この発明においては、サブマウントと半導体レーザ素子との間、あるいは上記サブマウントとヒートシンクとの間に、上記サブマウントよりも熱伝導率の大きい導体物質を挿入したから、該導体物質が、半導体レーザ素子中で発生し該金属膜まで達した熱流をその内部で拡げて、次のサブマウントあるいはヒートシンクに伝える働きをし、熱抵抗を下げるができる。

【0012】また、この発明においては、サブマウントとヒートシンクとの間に、絶縁体サブマウントを挿入したから、この絶縁体サブマウントが、半導体レーザ素子中で発生した熱をヒートシンク材に伝えるが、電流は通さない働きをするため、電流の流れる方向と熱の流れる方向を分離することができ、設計、組立を容易とできる。

【0013】

【実施例】以下、この発明の実施例を図について説明する。図1は本発明の第1の実施例による半導体レーザ装置を示す斜視図であり、図において、100aは下側ヒートシンク、100bは上側ヒートシンク、2aは厚さt $\mu$ mの半導体レーザ基板、2bは半導体レーザのエピタキシャル結晶成長部、99はレーザ動作中に発熱が生じる領域、3aは絶縁体セラミック、97a、97bは半導体レーザ素子の電極金属である。また、98a、98bは半導体レーザ素子とヒートシンク材100a、\*

\*100bを接着するロウ材、98c、98dはヒートシンク材100a、100bを絶縁体セラミックに接着するロウ材である。

【0014】図2は熱抵抗を求めるため、半導体レーザをモデル化した一例の断面図である。図において、1はAlGaAs (Al組成比0.12) 活性層の下半分で、厚さ0.04 $\mu$ m、熱伝導率 $\sigma=0.19$ W/cm $\cdot$ °Cである。2はAlGaAs (Al組成比0.12) 活性層の上半分で、厚さ0.04 $\mu$ m、 $\sigma=0.19$ W/cm $\cdot$ °Cである。3はAlGaAs (Al組成比0.46) 下クラッド層で、厚さ1.5 $\mu$ m、 $\sigma=0.12$ W/cm $\cdot$ °Cである。4はAlGaAs (Al組成比0.46) 上クラッド層で、厚さ1.5 $\mu$ m、 $\sigma=0.12$ W/cm $\cdot$ °Cである。5はGaAsコンタクト層で、厚さ1.5 $\mu$ m、 $\sigma=0.45$ W/cm $\cdot$ °Cである。6はGaAs基板で、厚さt $\mu$ m、 $\sigma=0.45$ W/cm $\cdot$ °Cである。7はAuGeメタルで、厚さ0.03 $\mu$ m、 $\sigma=3.18$ W/cm $\cdot$ °Cである。8はTiメタルで、厚さ0.05 $\mu$ m、 $\sigma=0.22$ W/cm $\cdot$ °Cである。9、10はAuメタルで、いずれも厚さ0.3 $\mu$ m、 $\sigma=3.18$ W/cm $\cdot$ °Cである。11、12はAuSnからなるロウ材で、いずれも厚さ2 $\mu$ m、 $\sigma=0.24$ W/cm $\cdot$ °Cである。99は発熱が生じる領域である。

【0015】基本的な解析は、W.B.ジョイスとR.W.ディクソンによる文献“サーマル レジスタンス オブ ヘテロストラクチャー レーザズ” (W.B.Joyce and R.W.Dixon, “Thermal resistance of heterostructure lasers”, J. Appl. Phys., Vol.46, pp.855-862, 1975) に基づいて行ったが、異なるところがあるので以下説明を行う。

【0016】i層 (図2中の1~12の層の内任意の層) の温度T<sub>i</sub> (x, y) は、次式で与えられる。

【0017】

【数1】

$$T_i(x, y) = \beta_{i,0}(1 - \gamma_{i,0} \cdot y) + \sum_{n=1}^{\infty} \beta_{i,n} [\cosh(K_n \cdot y) - \gamma_{i,n} \cdot \sinh(K_n \cdot y)] \cos(k_n \cdot x) \quad \cdots(1)$$

【0018】ここで、 $K_n = 2n\pi/\beta$ であり、40※【0019】

$\beta_{i,0}$ ,  $\beta_{i,n}$ ,  $\gamma_{i,0}$ ,  $\gamma_{i,n}$  は定数である。熱抵抗R(x) は式(1) を用いて次式のように表わせる。 ※

【数2】

$$R(x) = \frac{T_i(x, 0)}{JLA} \\ = \frac{1}{JLA} \sum_{n=0}^{\infty} \beta_{i,n} \cos(K_n \cdot x) \quad \cdots(2)$$

【0020】ここで、Jは発熱が生じる領域 (幅A $\mu$  m) での単位面積当たりの発熱を表わし、単位はW/cm $\cdot$ °Cである。また、Lは共振器長である。活性領域にわたる熱抵抗の平均値<R>は、次式で与えられる。

【0021】

【数3】

$$\langle R \rangle = \frac{1}{A} \int_{-A/2}^{A/2} R(x) dx = \frac{\beta_{1,0}}{JLA} + \frac{2}{JLA^2} \sum_{n=1}^{\infty} \frac{\beta_{1,n}}{K_n} \sin\left(\frac{1}{2} K_n \cdot A\right) \quad \dots(3)$$

【0022】以下、定数 $\beta_{1,0}$ 、 $\beta_{1,n}$ を決めることに  
 する。各層の境界において、温度が連続でなければなら  
 ないので、次式が成り立つ。 【0023】

\*10 【数4】

$$\beta_{1,0}(1 - \gamma_{1,0} t_i) + \sum_{n=1}^{\infty} \beta_{1,n} [\cosh(K_n t_i) - \gamma_{1,n} \sinh(K_n t_i)] \cos(K_n x) = \beta_{i+2,0} + \sum_{n=1}^{\infty} \beta_{i+2,n} \cos(K_n x) \quad \dots(4b)$$

【0024】ここで、 $t_i$ は $i$ 層の厚さである。また、  
 各層の境界において、垂直方向の熱流が連続でなければ  
 ならないので、次式が成り立つ。 ※

※【0025】

【数5】

$$\sigma_i \cdot \partial T_i(x, t_i) / \partial y = \sigma_{i+2} \cdot \partial T_{i+2}(x, 0) / \partial y \quad \dots(5a)$$

$$\begin{aligned} & -\sigma_i \beta_{1,0} \gamma_{1,0} + \sum_{n=1}^{\infty} \sigma_i \beta_{1,n} K_n [\sinh(K_n t_i) - \gamma_{1,n} \cosh(K_n t_i)] \cos(K_n x) \\ & = -\sigma_{i+2} \beta_{i+2,0} \gamma_{i+2,0} - \sum_{n=1}^{\infty} \sigma_{i+2} \beta_{i+2,n} \cdot K_n \gamma_{i+2,n} \cos(K_n x) \quad \dots(5b) \end{aligned}$$

【0026】式(4b)、(5b)より次式が導ける。

★【数6】

【0027】

★30

$$\gamma_{1,n} = \frac{\tanh(K_n t_i) + (\sigma_{i+2}/\sigma_i) \cdot \gamma_{i+2,n}}{1 + (\sigma_{i+2}/\sigma_i) \tanh(K_n t_i) \cdot \gamma_{i+2,n}} \quad \dots(6a)$$

$$\gamma_{1,0} = \frac{\sigma_{i+2} \gamma_{i+2,0}}{\sigma_i + \sigma_{i+2} \cdot \gamma_{i+2,0} \cdot t_i} \quad \dots(6b)$$

【0028】12層と11層における境界条件より次式  
 が成り立つ。 ☆

☆【数7】

$$\partial T_{12}(x, t_{12}) / \partial y = 0 \quad \dots(7a)$$

$$\gamma_{12,0} = 1 / t_{12} \quad \dots(7b)$$

$$\gamma_{12,n} = \coth(K_n \cdot t_{12}) \quad \dots(7c)$$

$$\partial T_{11}(x, y_{11}) / \partial y = 0 \quad \dots(8a)$$

$$\gamma_{11,0} = 1 / t_{11} \quad \dots(8b)$$

$$\gamma_{11,n} = \coth(K_n \cdot t_{11}) \quad \dots(8c)$$

【0030】ここで、 $t_{11}$ 、 $t_{12}$ は11層及び12層の 50 厚さである。 $-A/2 \leq x \leq A/2$ の領域で単位面積当

たりのJ [w] の発熱があるので、次式が成り立つ。

\*【数8】

【0031】

$$-\sigma_2 = \frac{\partial T_2(x, 0)}{\partial y} - \sigma_1 \frac{\partial T_1(x, 0)}{\partial y}$$

$$= \begin{cases} J & (0 \leq |x| \leq A/2) \\ 0 & (A/2 \leq |x| \leq B/2) \end{cases} \quad \dots(9a)$$

【0032】 右辺をフーリエ級数展開すると、次式が成り立つ。

※10 【数9】

$$-\sigma_2 = \frac{\partial T_2(x, 0)}{\partial y} - \sigma_1 \frac{\partial T_1(x, 0)}{\partial y}$$

$$= \frac{JA}{B} + \frac{4J}{B} \sum_{n=1}^{\infty} \frac{1}{K_n} \cdot \sin\left(\frac{K_n A}{2}\right) \cdot \cos(K_n \cdot x) \quad \dots(9b)$$

【0034】 1層と2層境界で温度が連続であることから次式が成り立つ。

★式(9b)の左辺を実際に計算すると、次式となる。

【0035】

$$\beta_{1,0} = \beta_{2,0} \quad \dots(10a)$$

【数10】

$$\beta_{1,n} = \beta_{2,n} \quad \dots(10b)$$

★20

$$-\sigma_2 = \frac{\partial T_2(x, 0)}{\partial y} - \sigma_1 \frac{\partial T_1(x, 0)}{\partial y}$$

$$= \beta_{1,0}(\sigma_1 \gamma_{1,0} + \sigma_2 \gamma_{2,0})$$

$$+ \sum_{n=1}^{\infty} K_n \cdot \beta_{1,n} + \sigma_2 \gamma_{2,n} \cdot \cos(K_n \cdot x) \quad \dots(11)$$

【0036】 よって、次式が導ける。

☆【数11】

【0037】

☆

$$\beta_{1,0} = \frac{JA}{\beta(\sigma_1 \gamma_{1,0} + \sigma_2 \gamma_{2,0})} \quad \dots(12a)$$

$$= \frac{A}{\beta(\sigma_1 \gamma_{1,0} + \sigma_2 \gamma_{2,0})} \quad \dots(12b)$$

(J=1のとき)

$$\beta_{1,n} = \frac{4J}{\beta K_n^2} \cdot \frac{\sin\left(\frac{1}{2} K_n A\right)}{(\sigma_1 \gamma_{1,n} + \sigma_2 \gamma_{2,n})} \quad \dots(13a)$$

$$= \frac{4}{\beta K_n^2} \cdot \frac{\sin\left(\frac{1}{2} K_n A\right)}{(\sigma_1 \gamma_{1,n} + \sigma_2 \gamma_{2,n})} \quad \dots(13b)$$

(J=1のとき)

【0038】 式(3), (6a), (6b), (7b), (7c), (8b), (8c), (12b) 及び(13b)から熱抵抗(R)が求められ

る。

50 【0039】 図3は図2の構造において、基板厚を変化

させたときの熱抵抗を前記の方法で求めたものである。ただし、発熱領域幅(A)=150 $\mu$ m, チップ幅(B)=600 $\mu$ m, 共振器長(L)=500 $\mu$ mとした。また級数は100項まで考慮している。半導体レーザーの基板を薄くすると、熱抵抗が低下する様子がわかる。特に、基板厚約50 $\mu$ m以下では急激に熱抵抗が低下することがわかる。

【0040】図4及び図5は図1に示す第1の実施例による半導体レーザーの製造方法を示す工程別斜視図である。まず、図4(a)に示すように基板2a上に半導体レーザーの結晶成長部2bを結晶成長し、この後図4(b)に示すように研磨あるいはエッチング等で半導体レーザー結晶の基板2aを50 $\mu$ m以下にする。そして図4(c)に示すようにオーミック用の電極97a, 97bを形成した後、素子単位に分離する。次に図4(d)に示すように半導体レーザー素子をロウ材98aを用いてヒートシンク100aに接着する。そして図5(a)に示すようにヒートシンク100aと絶縁体セラミック3aをロウ材98cで接着し、さらに図5(b)に示すようにヒートシンク100bと前記半導体レーザー素子及びヒートシンク100bと絶縁体セラミックをロウ材98bと98dで接着して装置が完成する。

【0041】図6は本発明の第2の実施例による半導体レーザーを示す斜視図である。図において、20は、例えばCuWやSi等の導電性のサブマウントであり、98eはロウ材である。本実施例は活性層中に応力がかかるのを緩和する目的で、半導体レーザーのエピタキシャル結晶成長部2bとヒートシンク100aの間に前記半導体レーザー素子の熱膨張係数とヒートシンクのものとの中間の値を持つサブマウントを挿入したものである。このときも基板厚を50 $\mu$ m以下にすると熱抵抗の点で非常に有利となるが、基板厚が50 $\mu$ m以上でも応力緩和の効果は得ることができる。

【0042】図7及び図8は図6に示す第2の実施例による半導体レーザーの製造方法を示す工程別斜視図である。まず、図7(a)に示すように基板2a上に半導体レーザーの結晶成長部2bを結晶成長し、この後図7(b)に示すように研磨あるいはエッチング等で半導体レーザー結晶の基板2aを50 $\mu$ m以下にする。そして図7(c)に示すようにオーミック用の電極97a, 97bを形成した後、素子単位に分離する。次に図7(d)に示すように半導体レーザー素子とヒートシンク100aをサブマウント20を間に挟んでロウ材98a, 98eで接着する。そして図8(a)に示すようにヒートシンク100aと絶縁体セラミック3aをロウ材98cで接着し、さらに図8(b)に示すようにヒートシンク100bと前記半導体レーザー素子及びヒートシンク100bと絶縁体セラミックをロウ材98bと98dで接着して装置が完成する。

【0043】図9は本発明の第3の実施例による半導体レーザーを示す斜視図である。図において、21はサブマ

マウント、98fはロウ材である。この実施例では半導体レーザー素子を2つのサブマウント20, 21で挟み、さらに2つのヒートシンクで挟んでいる。これにより、片側のみにサブマウントを設けた場合に比して、チップ内での応力分布を緩和することができ、半導体レーザー素子にかかる応力をさらに緩和することができる。さらに前記半導体レーザー素子の基板厚を50 $\mu$ m以下にすると熱抵抗の低減においても大きな効果が得られる。

【0044】図10は本発明の第4の実施例による半導体レーザーを示す斜視図であり、図において、2a, 2bはサブマウント20, 21とチップの間に挿入した金属膜であり、その熱伝導率はサブマウントのものよりも大きい。図11に示すモデルを用いて、金属膜を挿入すると、挿入しない場合に比べて熱抵抗が低下することを示す。図において、22a, 22bはAuメタル(10 $\mu$ m厚,  $\sigma=3.18$ W/cm $^2$ )、98a, 98b, 98e, 98fはロウ材(AuSn, 2 $\mu$ m厚,  $\sigma=0.24$ W/cm $^2$ )、20, 21はサブマウント(Si, 150 $\mu$ m厚,  $\sigma=1.50$ W/cm $^2$ )、2aは半導体レーザー素子の基板(GaAs, 50 $\mu$ m厚,  $\sigma=0.45$ W/cm $^2$ )である。その他の部分は図2と同じである。共振器長(L)を500 $\mu$ m、チップ幅(B)を600 $\mu$ m、発熱領域幅(A)を150 $\mu$ mとすると、Auメタル22a, 22bがあるときの熱抵抗は5.30 $^{\circ}$ C/Wとなり、ないときの値5.74 $^{\circ}$ C/Wよりも小さくなる。これは熱伝導の良いAuメタル層中で熱が拡がってサブマウント中へ伝導していくためである。なお上記実施例では金属膜を半導体レーザーチップとサブマウントの間に挿入したものについて説明したが、熱伝導率の高い金属膜をサブマウントとヒートシンクとの間に挿入するようにしても同様の効果が得られる。

【0045】図12及び図13は図10に示す第4の実施例による半導体レーザーの製造方法を示す工程別斜視図である。まず、図12(a)に示すように基板2a上に半導体レーザーの結晶成長部2bを結晶成長し、この後図12(b)に示すように研磨あるいはエッチング等で半導体レーザー結晶の基板2aを50 $\mu$ m以下にする。そして図12(c)に示すようにオーミック用の電極97a, 97b、さらに金属膜22a, 22bを形成した後、素子単位に分離する。次に図12(d)に示すように半導体レーザー素子とヒートシンク100aをサブマウント20を間に挟んでロウ材98a, 98eで接着し、サブマウント21をロウ材98bで接着する。そして図13(a)に示すようにヒートシンク100aと絶縁体セラミック3aをロウ材98cで接着し、さらに図13(b)に示すようにヒートシンク100bとサブマウント21及びヒートシンク100bと絶縁体セラミックをロウ材98fと98dで接着して装置が完成する。この例では、半導体レーザーの基板厚を50 $\mu$ m以下と薄くして熱抵抗の低減を図っているが、厚くても良い。

【0046】図14は本発明の第5の実施例による半導体レーザを示す斜視図であり、図において、3bは絶縁体セラミックあるいは導体（例えば金属）、22は絶縁体サブマウント、98gはロウ材である。本実施例では導体サブマウント21とヒートシンク100bの間に絶縁体サブマウント23を挿入している。例えば、導体サブマウント21上に、金属細線を設けることにより、電流は導体サブマウント21から半導体レーザ素子へ、さらにヒートシンク100aへ流すことができる。一方、半導体レーザ素子中で発生した熱流は導体ヒートシンク21と絶縁体サブマウント23を通してヒートシンク100bへ流れるものと、導体サブマウント20を通してヒートシンク100aへ流れるものの2通りとなる。このことにより、電流の流れと熱の流れを分けることができるので、半導体レーザ装置の設計及び組立が容易になる。例えば、絶縁体サブマウント23を設けない場合は、支持体を絶縁体で形成する必要があるが、この場合、ヒートシンク100a、100bの支持体へのロウ材による接着が難しいという問題があり、またデバイスとして完成させる際には、この支持体をさらにパッケージ用部材に接着しなければならず、工程が複雑となる。一方、絶縁体サブマウント23を設けることにより電流の流れと熱の流れを分けた場合、支持体として導体を用いることが可能となり、ロウ材による接着が容易となるとともに、パッケージングに際しても、この支持体をそのままパッケージ用部材として用いることができる。このように、絶縁体サブマウント23を設けることにより、半導体レーザの設計、組立を容易とできる。

【0047】図12は第4の発明の製造方法を示す工程別斜視図である。同図(a)は半導体レーザの結晶成長後のウエハあるいは素子である。同図(b)は研磨あるいはエッチング等で半導体レーザ結晶の基板を50 $\mu$ m以下にしたウエハあるいは素子である。同図(c)は前記半導体レーザウエハあるいは素子にオーミック用電極97a、97bを形成したものである。同図(d)は前記半導体レーザ素子とサブマウント20、21、23及びヒートシンク100aをロウ材98e、98b、98a、98fで接着したものである。同図(e)は前記ヒートシンク100aと絶縁体セラミックあるいは導体支持3bをロウ材98cで接着したものである。同図(f)はヒートシンク100bと前記サブマウント23及びヒートシンク100bと絶縁体セラミックあるいは導体支持3bをロウ材98g、98dで接着したものである。この例では、半導体レーザの基板厚を50 $\mu$ m以下としているけれども、厚いものでも差し支えない。

【0048】図13は第4の発明の他の実施例を示す図である。図において、22a、22bは半導体レーザ素子と導体サブマウント20、21の間に挿入した金属膜である。これら金属膜で熱流を拡げてサブマウントへ流すため、熱抵抗を低下させることができる。また導体サ

ブマウント21と絶縁体サブマウント23の間にも金属膜を挿入すると熱抵抗がさらに低下する。

【0049】

【発明の効果】以上のように、この発明によれば、半導体レーザ素子をp側及びn側の電極側から2つのヒートシンクで挟んだ半導体レーザにおいて、半導体レーザ素子の基板厚を50 $\mu$ m以下としたので、半導体レーザ素子の熱抵抗で下げられ、半導体レーザ素子の高出力動作や長寿命化を図ることができる効果がある。

【0050】また、この発明によれば、半導体レーザ素子をp側及びn側の電極側から2つのヒートシンクで挟んだ半導体レーザにおいて、半導体レーザ素子と2つのヒートシンクの少なくとも一方との間に、半導体レーザ素子の熱膨張係数と上記ヒートシンクの熱膨張係数の中間の熱膨張係数、又は上記半導体レーザ素子より小さい熱膨張係数を有する材料からなるサブマウントを設けた構成としたので、半導体レーザ素子にかかる応力を緩和することができ、長寿命化を図ることができる効果がある。

【0051】また、この発明によれば、半導体レーザ素子をp側及びn側電極から2つのヒートシンクで挟み、かつ半導体レーザ素子とヒートシンクの間にサブマウントを挿入した半導体レーザ装置において、半導体レーザ素子とサブマウントの間あるいはサブマウントとヒートシンクの間に、上記サブマウントよりも熱伝導率の大きい導体物質を挿入したから、熱抵抗の小さな半導体レーザ装置を実現できる効果がある。

【0052】また、この発明によれば、半導体レーザ素子をp側及びn側電極から2つのヒートシンクで挟み、かつ半導体レーザ素子とヒートシンクの間にサブマウントを挿入した半導体レーザ装置において、上記サブマウントとヒートシンクとの間に絶縁体サブマウントを挿入したから、電流の流れと熱の流れを分離することができ、半導体レーザ装置の設計及び組立を容易とできる効果がある。

【図面の簡単な説明】

【図1】この発明の第1の実施例を示す斜視図である。

【図2】この発明の効果をj示すため、半導体レーザをモデル化した断面図である。

【図3】半導体レーザ素子の基板厚と熱抵抗の関係を示す図である。

【図4】この発明の第1の実施例の製造方法を示す工程別斜視図である。

【図5】この発明の第1の実施例の製造方法を示す工程別斜視図である。

【図6】この発明の第2の実施例を示す斜視図である。

【図7】この発明の第2の実施例の製造方法を示す工程別斜視図である。

【図8】この発明の第2の実施例の製造方法を示す工程別斜視図である。

13

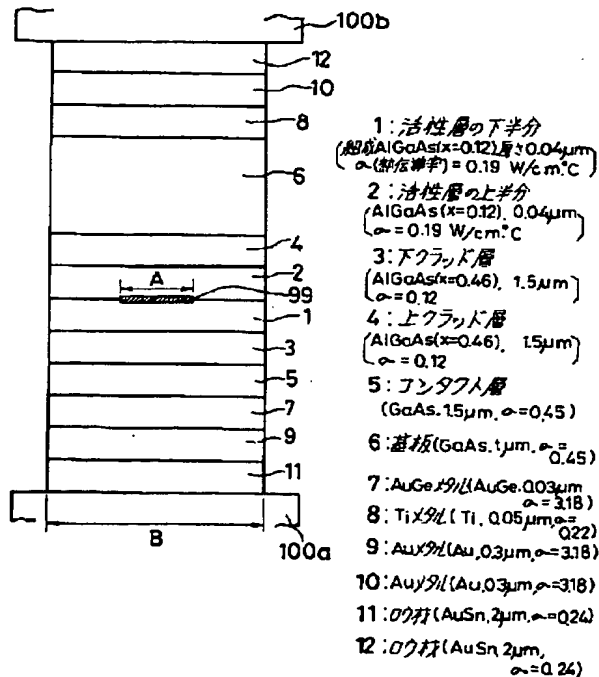
【図9】この発明の第3の実施例を示す斜視図である。  
 【図10】この発明の第4の実施例を示す斜視図である。  
 【図11】この発明の第4の実施例の効果をj示すため、半導体レーザをモデル化した断面図である。  
 【図12】この発明の第4の実施例の製造方法を示す工程別斜視図である。  
 【図13】この発明の第4の実施例の製造方法を示す工程別斜視図である。  
 【図14】この発明の第5の実施例を示す斜視図である。  
 【図15】この発明の第5の実施例の製造方法を示す工程別斜視図である。  
 【図16】この発明の第5の実施例の製造方法を示す工程別斜視図である。  
 【図17】この発明の第6の実施例を示す斜視図である。  
 【図18】従来の半導体レーザ装置を示す斜視図である。  
 【符号の説明】

- 1 活性層の下半分  
 2 活性層の上半分  
 3 下クラッド層  
 4 上クラッド層

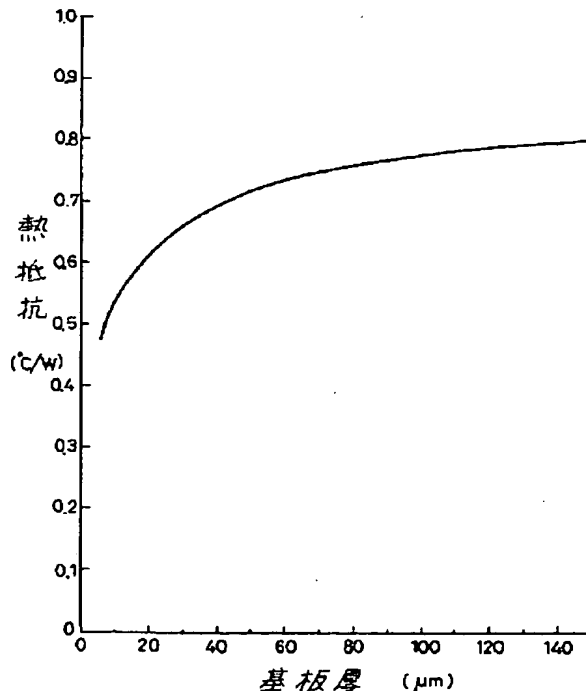
14

- 5 コンタクト層  
 6 基板  
 7 AuGeメタル  
 8 Tiメタル  
 10 Auメタル  
 11 ロウ材  
 12 ロウ材  
 2a 半導体レーザ素子の基板  
 2b 半導体レーザのエピタキシャル結晶成長部  
 3a 絶縁体セラミックからなる支持体  
 3b 絶縁体セラミックあるいは導体からなる支持体  
 99 発熱の生じる領域  
 100a 下側ヒートシンク  
 100b 上側ヒートシンク  
 97a, 97b 電極メタル  
 98a, 98b ロウ材  
 98c, 98d ロウ材  
 98e, 98f ロウ材  
 98g ロウ材  
 20, 21 導体サブマウント  
 22a, 22b 金属膜  
 23 絶縁体サブマウント

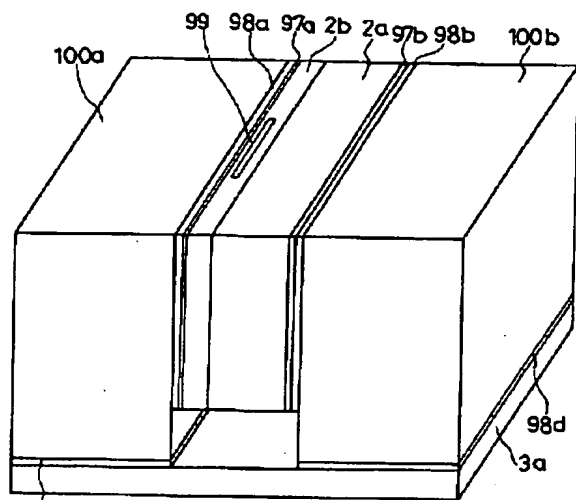
【図2】



【図3】

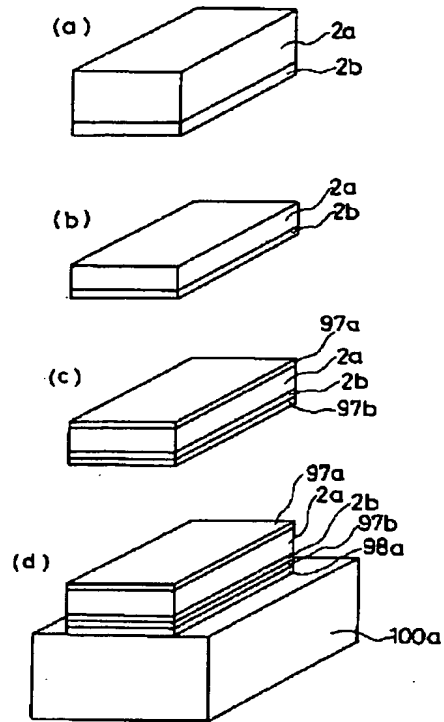


【図1】

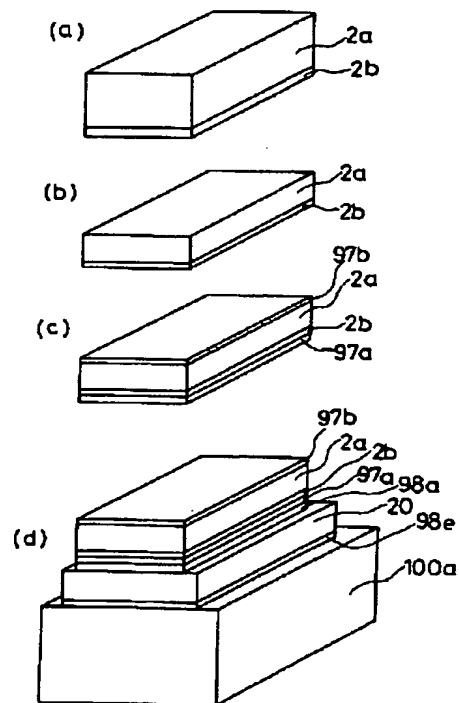


- 98c 100a: 下側ヒートシンク  
 100b: 上側ヒートシンク  
 2a: 半導体素子の基板  
 (厚さ:  $\mu\text{m}$ )  
 2b: 半導体素子のエピタキシャル  
 結晶成長部  
 99: 発熱が生じる領域  
 3a: 絶縁体セラミック  
 98a, 98b, 98c, 98d: 阻材  
 97a, 97b: 電極メタル

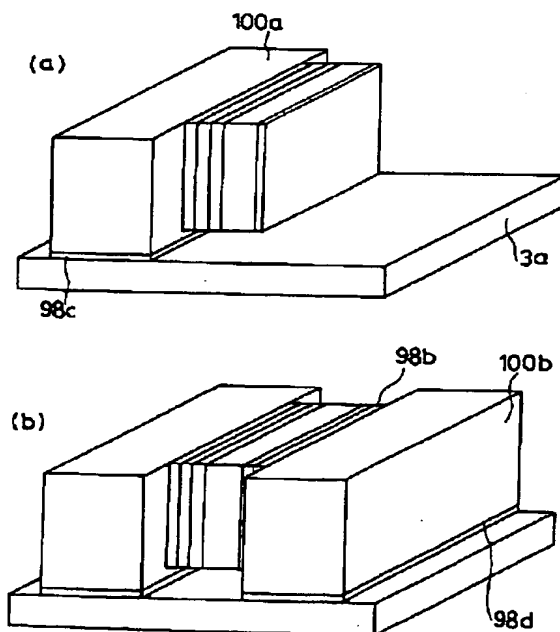
【図4】



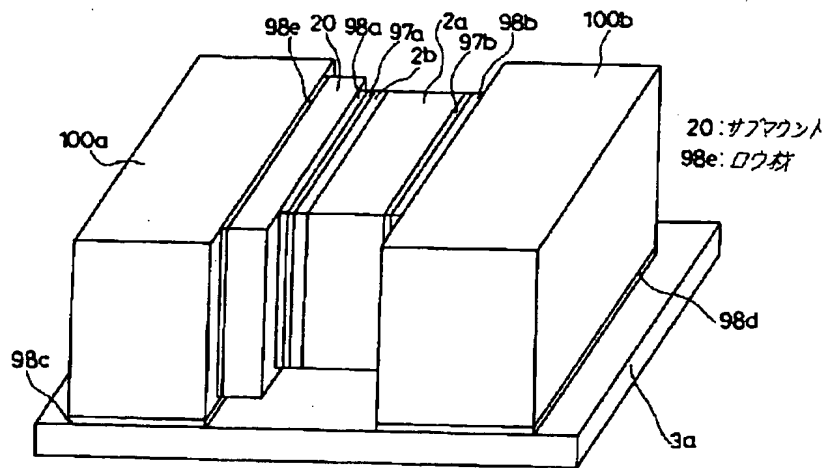
【図7】



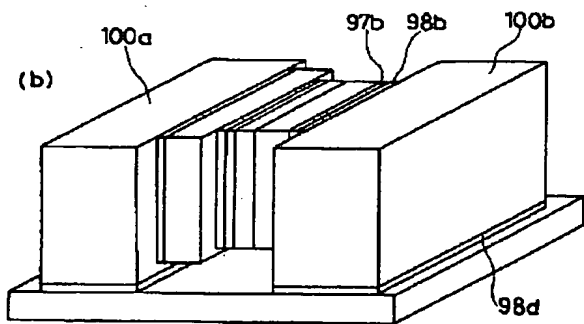
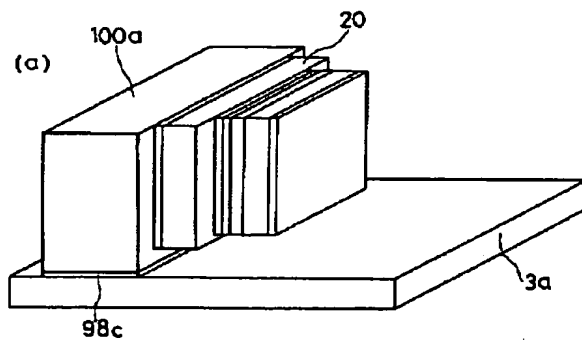
【図5】



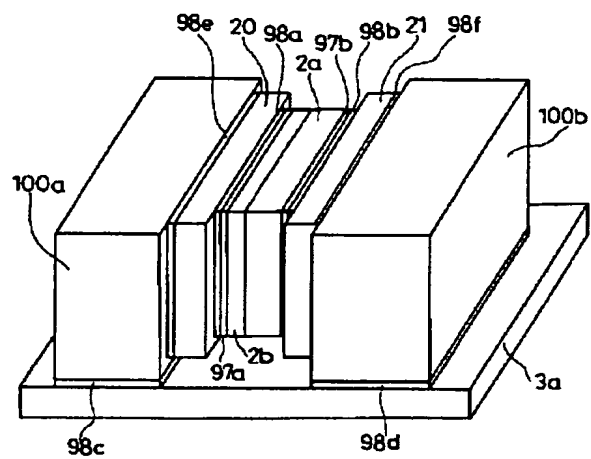
【図6】



【図8】



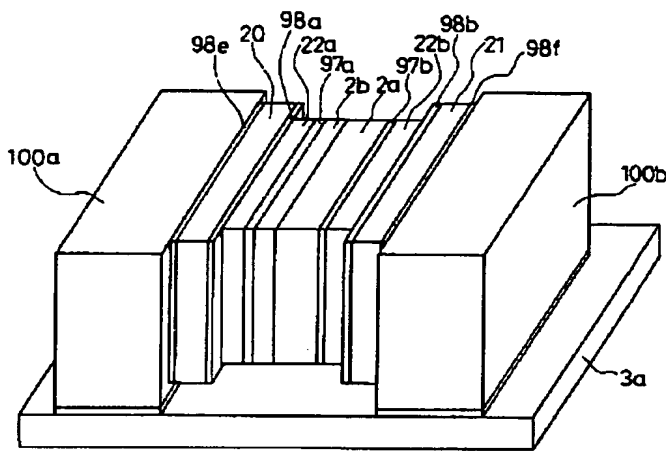
【図9】



21: サブマウント  
98f: ロウ材

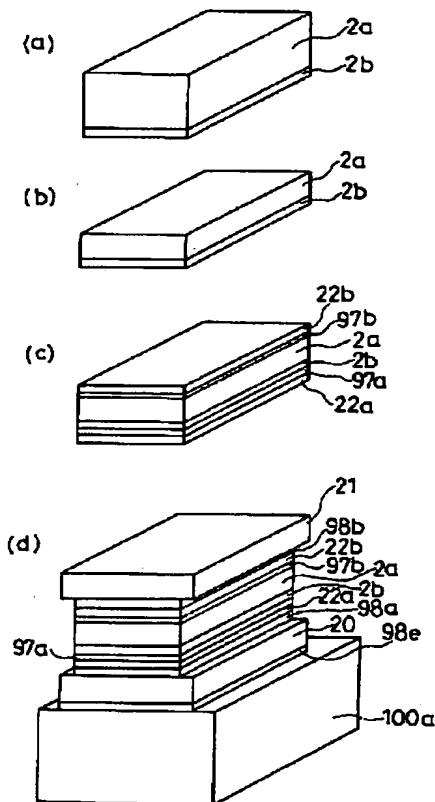


【図10】

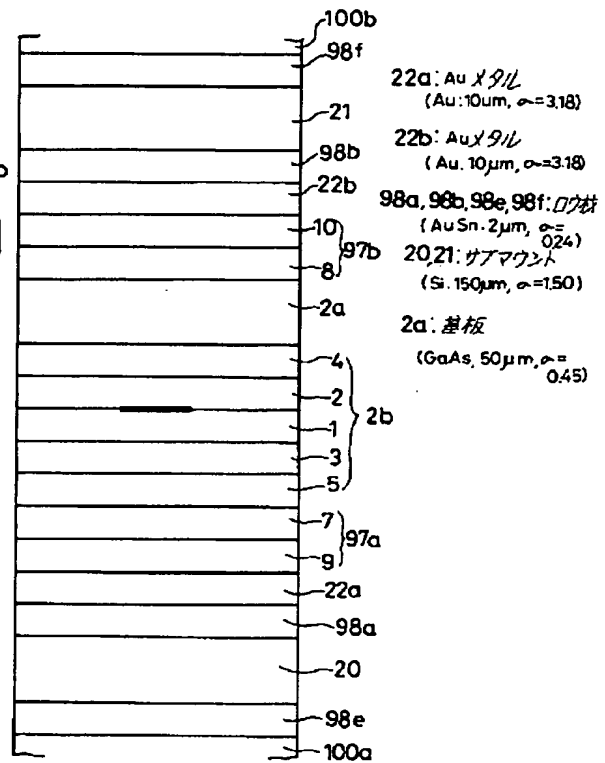


22a, 22b: 金属膜

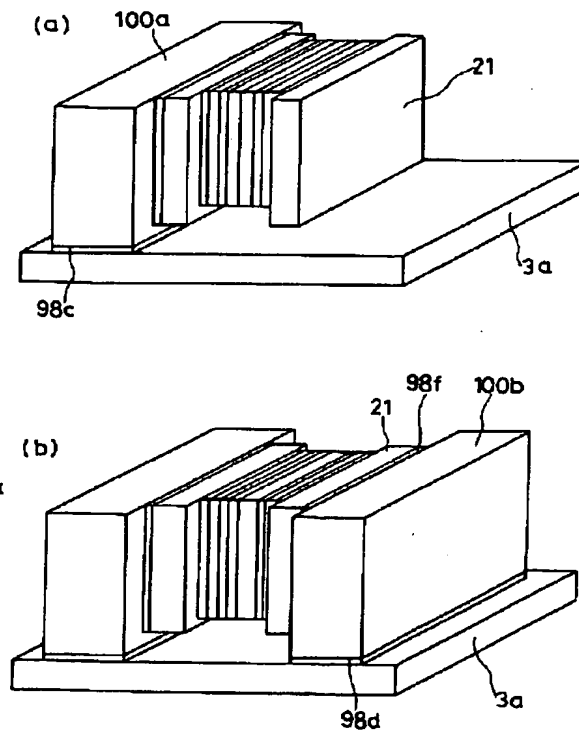
【図12】



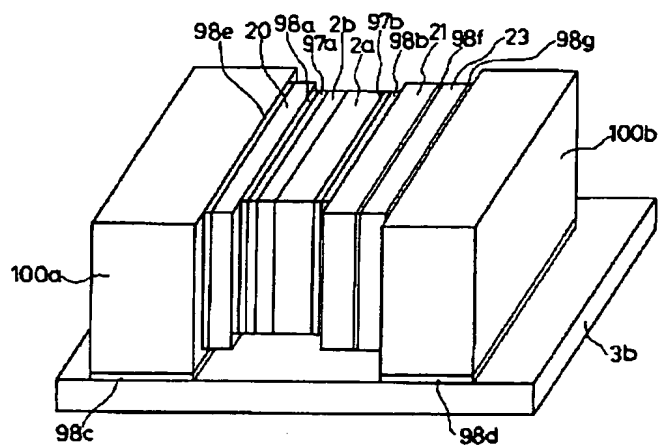
【図11】



【図13】

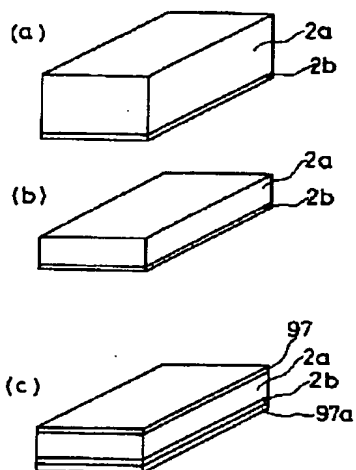


【図14】

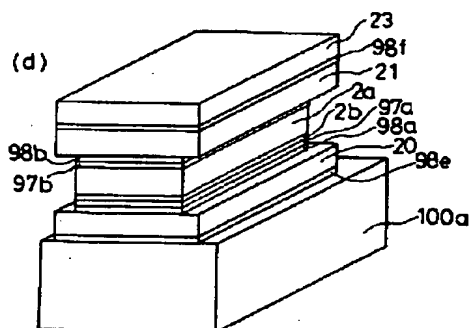
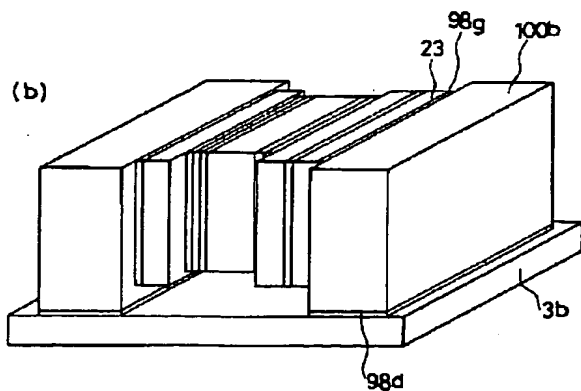
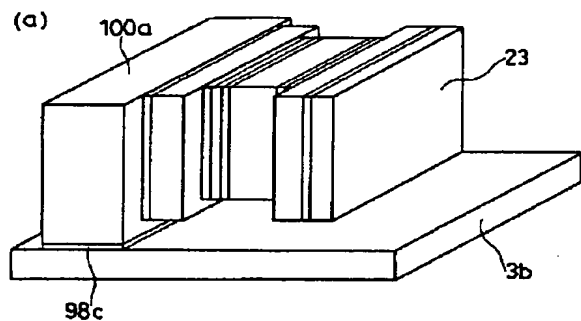


3b: 絶縁体セラミックス基板支持  
23: 絶縁体サブマウント  
98g: ロウ材

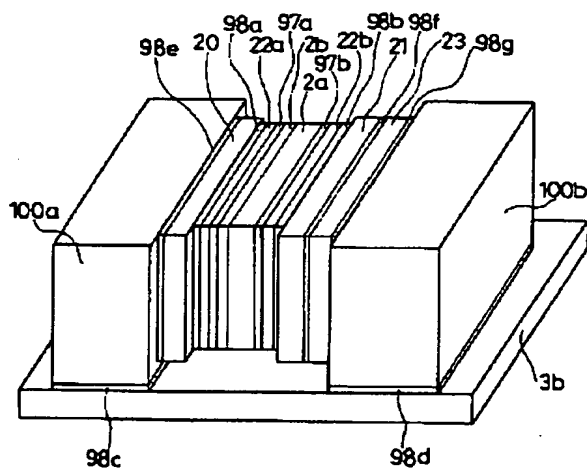
【図15】



【図16】



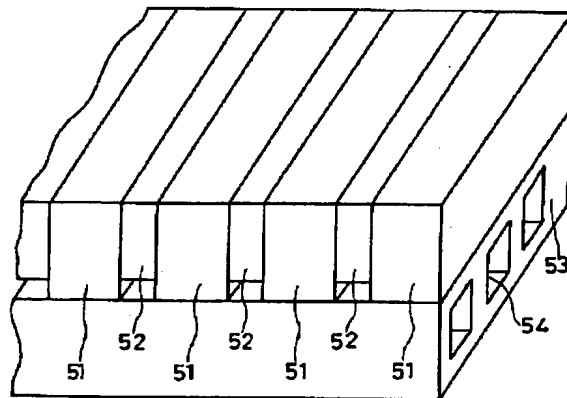
【図17】



(13)

特開平5-37089

【図18】



**THIS PAGE BLANK (USPTO)**